

# リセット IC シリーズ カウンタタイマ内蔵 CMOS リセット IC

## BU45Kxxxx, BU46Kxxxx, BU45Lxxxx, BU46Lxxxx シリーズ

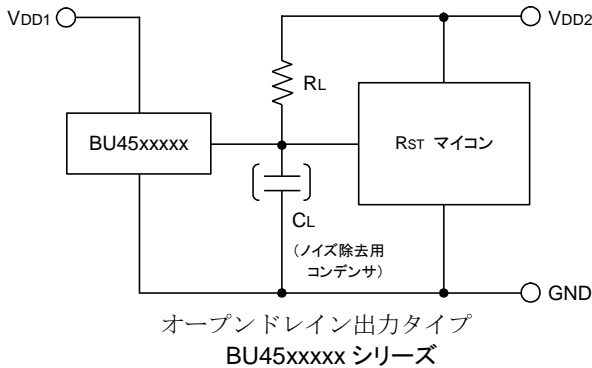
### ●概要

ロームの BU45xxxxx, BU46xxxxx シリーズは、CMOS プロセスを採用した高精度・低消費電流の RESET IC シリーズです。カウンタタイマ遅延回路内蔵により遅延時間設定用の外付けコンデンサが不要です。アプリケーションに合わせて選択いただけるよう Nch オープンドレイン出力の BU45xxxxx シリーズと CMOS 出力の BU46xxxxx シリーズの 2 シリーズをとり揃えました。検出電圧は 2.3V~4.8V まで 0.1V ステップ、固定遅延時間は 200ms、400ms で選択できます。

### ●特長

- カウンタタイマ内蔵
- 外付け CAPA 不要
- 低消費電流
- Nch オープンドレイン出力 CMOS 出力
- パッケージ SSOP3 は JEDEC 規格 SOT-23-3 と同等

### ●アプリケーション回路



### ●重要特性

- 検出電圧 2.3V to 4.8V (Typ.)  
0.1V steps
- 検出電圧精度 ±1.0%
- 低消費電力 2.3μA (Typ.)
- 動作温度範囲 -40°C to +105°C
- 内部固定遅延時間 200ms  
400ms

### ●パッケージ

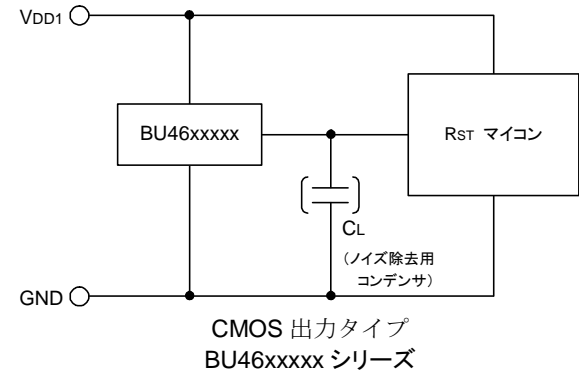
SSOP3



2.92mm x 2.80mm x 1.25mm

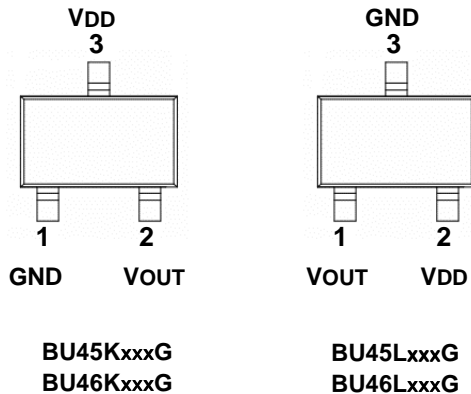
### ●用途

マイコン・DSP・ロジックを使用するすべての電子機器



### ●端子配置図

#### SSOP3



### ●端子説明

#### BU45KxxxG / BU46KxxxG

PIN No.	Symbol	Function
1	GND	GND
2	VOUT	リセット出力
3	VDD	入力

#### BU45LxxxG / BU46LxxxG

PIN No.	Symbol	Function
1	VOUT	リセット出力
2	VDD	入力
3	GND	GND

○製品構造：シリコンモノリシック集積回路 ○耐放射線設計はしていません

●発注情報

B U X X X X X X X X										- T L		
Part Number	出力タイプ 45 : オープンドレイン 46 : CMOS		パッケージ 1		リセット電圧値 23 : 2.3V ↓ 48 : 4.8V 0.1V step		カウンタタイマ 遅延時間設定 2 : 200ms 4 : 400ms		パッケージ 2		テーピング仕様 エンボステーピング	
			パッケージ 1		パッケージ 2		パッケージ名					
		K		G		SSOP3 (1pin GND)						
		L		G		SSOP3 (3pin GND)						

●ラインアップ

表 1. オープンドレイン出力タイプ

	遅延時間設定							
	1-Pin GND				3-Pin GND			
	200ms		400ms		200ms		400ms	
電圧値	標印	機種名	標印	機種名	標印	機種名	標印	機種名
4.8V	bH	BU45K482	eF	BU45K484	hD	BU45L482	nB	BU45L484
4.7V	bG	BU45K472	eE	BU45K474	hC	BU45L472	nA	BU45L474
4.6V	bF	BU45K462	eD	BU45K464	hB	BU45L462	mY	BU45L464
4.5V	bE	BU45K452	eC	BU45K454	hA	BU45L452	mX	BU45L454
4.4V	bD	BU45K442	eB	BU45K444	gY	BU45L442	mW	BU45L444
4.3V	bC	BU45K432	eA	BU45K434	gX	BU45L432	mT	BU45L434
4.2V	bB	BU45K422	dY	BU45K424	gW	BU45L422	mS	BU45L424
4.1V	bA	BU45K412	dX	BU45K414	gT	BU45L412	mR	BU45L414
4.0V	aY	BU45K402	dW	BU45K404	gS	BU45L402	mP	BU45L404
3.9V	aX	BU45K392	dT	BU45K394	gR	BU45L392	mN	BU45L394
3.8V	aW	BU45K382	dS	BU45K384	gP	BU45L382	mM	BU45L384
3.7V	aT	BU45K372	dR	BU45K374	gN	BU45L372	mK	BU45L374
3.6V	aS	BU45K362	dP	BU45K364	gM	BU45L362	mH	BU45L364
3.5V	aR	BU45K352	dN	BU45K354	gK	BU45L352	mG	BU45L354
3.4V	aP	BU45K342	dM	BU45K344	gH	BU45L342	mF	BU45L344
3.3V	aN	BU45K332	dK	BU45K334	gG	BU45L332	mE	BU45L334
3.2V	aM	BU45K322	dH	BU45K324	gF	BU45L322	mD	BU45L324
3.1V	aK	BU45K312	dG	BU45K314	gE	BU45L312	mC	BU45L314
3.0V	aH	BU45K302	dF	BU45K304	gD	BU45L302	mB	BU45L304
2.9V	aG	BU45K292	dE	BU45K294	gC	BU45L292	mA	BU45L294
2.8V	aF	BU45K282	dD	BU45K284	gB	BU45L282	kY	BU45L284
2.7V	aE	BU45K272	dC	BU45K274	gA	BU45L272	kX	BU45L274
2.6V	aD	BU45K262	dB	BU45K264	fY	BU45L262	kW	BU45L264
2.5V	aC	BU45K252	dA	BU45K254	fX	BU45L252	kT	BU45L254
2.4V	aB	BU45K242	cY	BU45K244	fW	BU45L242	kS	BU45L244
2.3V	aA	BU45K232	cX	BU45K234	fT	BU45L232	kR	BU45L234

## ●ラインアップ - Continued

表 2. CMOS 出力タイプ

	遅延時間設定							
	1-Pin GND				3-Pin GND			
	200ms		400ms		200ms		400ms	
	電圧値	標印	機種名	標印	機種名	標印	機種名	標印
4.8V	cW	BU46K482	fS	BU46K484	kP	BU46L482	pM	BU46L484
4.7V	cT	BU46K472	fR	BU46K474	kN	BU46L472	pK	BU46L474
4.6V	cS	BU46K462	fP	BU46K464	kM	BU46L462	pH	BU46L464
4.5V	cR	BU46K452	fN	BU46K454	kK	BU46L452	pG	BU46L454
4.4V	cP	BU46K442	fM	BU46K444	kH	BU46L442	pF	BU46L444
4.3V	cN	BU46K432	fK	BU46K434	kG	BU46L432	pE	BU46L434
4.2V	cM	BU46K422	fH	BU46K424	kF	BU46L422	pD	BU46L424
4.1V	cK	BU46K412	fG	BU46K414	kE	BU46L412	pC	BU46L414
4.0V	cH	BU46K402	fF	BU46K404	kD	BU46L402	pB	BU46L404
3.9V	cG	BU46K392	fE	BU46K394	kC	BU46L392	pA	BU46L394
3.8V	cF	BU46K382	fD	BU46K384	kB	BU46L382	nY	BU46L384
3.7V	cE	BU46K372	fC	BU46K374	kA	BU46L372	nX	BU46L374
3.6V	cD	BU46K362	fB	BU46K364	hY	BU46L362	nW	BU46L364
3.5V	cC	BU46K352	fA	BU46K354	hX	BU46L352	nT	BU45L354
3.4V	cB	BU46K342	eY	BU46K344	hW	BU46L342	nS	BU46L344
3.3V	cA	BU46K332	eX	BU46K334	hT	BU46L332	nR	BU46L334
3.2V	bY	BU46K322	eW	BU46K324	hS	BU46L322	nP	BU46L324
3.1V	bX	BU46K312	eT	BU46K314	hR	BU46L312	nN	BU46L314
3.0V	bW	BU46K302	eS	BU46K304	hP	BU46L302	nM	BU46L304
2.9V	bT	BU46K292	eR	BU46K294	hN	BU46L292	nK	BU46L294
2.8V	bS	BU46K282	eP	BU46K284	hM	BU46L282	nH	BU46L284
2.7V	bR	BU46K272	eN	BU46K274	hK	BU46L272	nG	BU46L274
2.6V	bP	BU46K262	eM	BU46K264	hH	BU46L262	nF	BU46L264
2.5V	bN	BU46K252	eK	BU46K254	hG	BU46L252	nE	BU46L254
2.4V	bM	BU46K242	eH	BU46K244	hF	BU46L242	nD	BU46L244
2.3V	bK	BU46K232	eG	BU46K234	hE	BU46L232	nC	BU46L234

## ●絶対最大定格 (Ta=25°C)

項目		記号	定格	単位
電源電圧		VDD—GND	-0.3 ~ +6.0	V
出力電圧	Nch オープンドレイン出力	VOUT	GND-0.3 ~ +6.0	V
	CMOS 出力		GND-0.3 ~ VDD+0.3	
出力電流		Io	70	mA
許容損失 SSOP3 (Note 1, Note 2)		Pd	700	mW
動作温度範囲		Topr	-40 ~ +105	°C
保存周囲温度		Tstg	-55 ~ +125	°C

(Note 1) Ta=25°C以上で使用する場合は、1°Cにつき7.0mWを減じる。

(Note 2) ローム標準基板(70mm×70mm×1.6mm, ガラスエポキシ基板)実装時。

注意：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

## ●電気的特性 (特に指定のない限り Ta=-40°C~105°C)

項目	記号	条件	規格値			単位		
			最小	標準	最大			
動作範囲電圧	VOPL	VO <sub>L</sub> ≤ 0.4V, RL=470kΩ, Ta=25~105°C	0.6	-	6.0	V		
		VO <sub>L</sub> ≤ 0.4V, RL=470kΩ, Ta=-40~25°C	0.9	-	6.0			
検出電圧	VDET	VDD=H→L, RL=470kΩ (Note 1)	VDET(T) ×0.99	VDET(T)	VDET(T) ×1.01	V		
		VDET=2.5V	Ta=25°C	2.475	2.5		2.525	
			Ta=-40°C to 85°C	2.418	-		2.584	
			Ta=85°C to 105°C	2.404	-		2.597	
		VDET=3.0V	Ta=25°C	2.970	3.0		3.030	
			Ta=-40°C to 85°C	2.901	-		3.100	
			Ta=85°C to 105°C	2.885	-		3.117	
		VDET=3.3V	Ta=25°C	3.267	3.3		3.333	
			Ta=-40°C to 85°C	3.191	-		3.410	
			Ta=85°C to 105°C	3.173	-		3.428	
		VDET=4.2V	Ta=25°C	4.158	4.2		4.242	
			Ta=-40°C to 85°C	4.061	-		4.341	
Ta=85°C to 105°C	4.039		-	4.364				
VDET=4.8V	Ta=25°C	4.752	4.8	4.848				
	Ta=-40°C to 85°C	4.641	-	4.961				
	Ta=85°C to 105°C	4.616	-	4.987				
検出電圧温度係数	VDET/ΔT	-40°C~105°C	-	±50	±360	ppm/°C		
ヒステリシス電圧	ΔVDET	VDD=L→H→L, RL=470kΩ	VDET(T) ×0.03	VDET(T) ×0.05	VDET(T) ×0.08	V		
"H"伝達遅延時間	tPLH	CL=100pF, RL=100kΩ (Note 1, Note 2, Note 3)	BU4xxxx2G	Ta=25°C	120	200	280	ms
				Ta=-40°C to 85°C	95	-	460	
			Ta=85°C to 105°C	85	-	235		
			BU4xxxx4G	Ta=25°C	240	400	560	
				Ta=-40°C to 85°C	190	-	920	
				Ta=85°C to 105°C	170	-	470	
ON 時回路電流	IDD1	VDD=VDET-0.2V, VDET=2.3V~4.8V	0.60	2.30	7.00	μA		
OFF 時回路電流	IDD2	VDD=VDET+1.0V VDET=2.3V~4.8V	1.10	2.80	8.00	μA		
"H"出力電流 (P ch)	VOH	VDD=5.0V, ISOURCE= 6.8 mA, VDET(4.3V to 4.8V)	VDD-0.5	-	-	V		
"L"出力電流 (N ch)	VOL	VDD=1.2V, ISINK= 2.0mA	-	-	0.3	V		
		VDD=2.4V, ISINK= 8.5mA, VDET(2.7V to 4.8V)	-	-	0.3	V		
出力リーク電流	Ileak	VDD=VDS=6V (Note 1)	-	-	1.0	μA		

VDET (T) : 設定検出電圧値 (2.3V~4.8V, 0.1V step)

CL : VOUT—GND 間に接続される容量

RL : VOUT—電源間のプルアップ抵抗

(Note 1) においては、Ta=25°Cの保証になります。

(Note 2) tPLH : VDD=(VDET(T)-0.5V)→(VDET(T)+0.5V)

(Note 3) VDD=VOPL→VDET(T)間の立ち上がり時間を 10μs 以上にしてください。

(この時間は電源の立ち上がり挙動によって変化しますので最終セットにて充分にご確認ください。)

●ブロック図

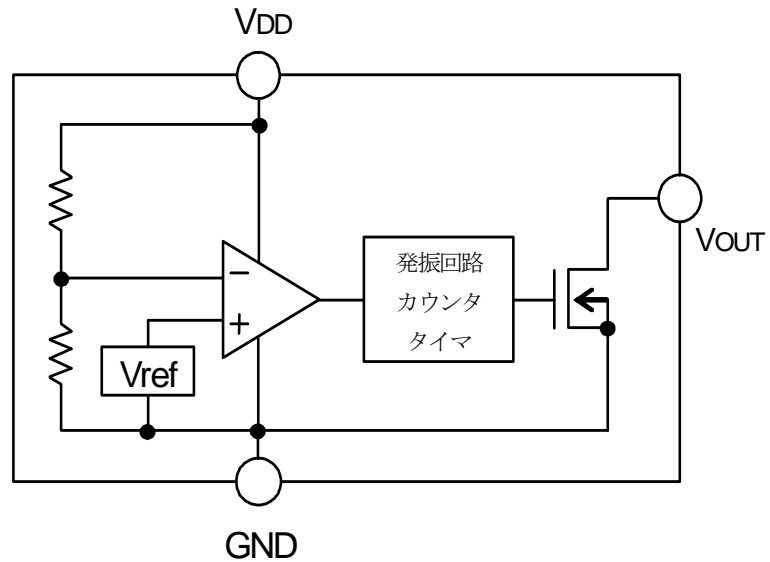


Fig.1 BU45xxxx シリーズ

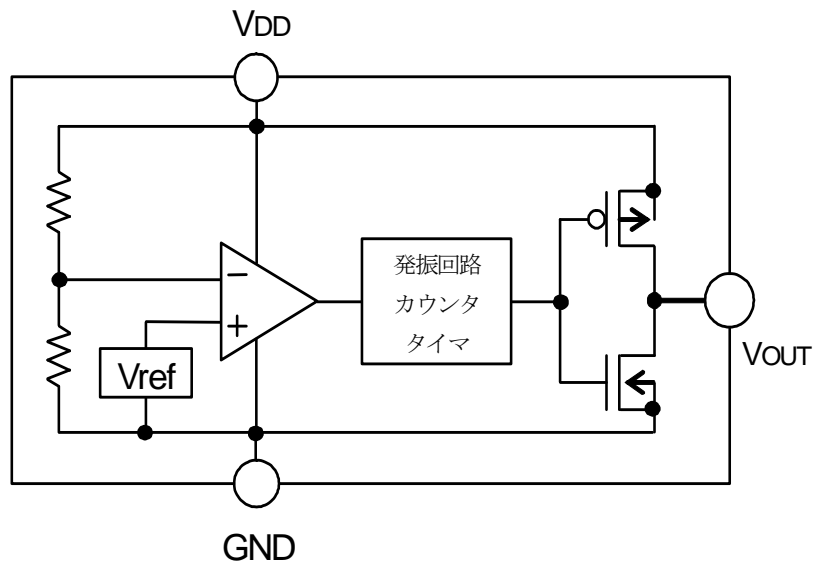


Fig.2 BU46xxxx シリーズ

●特性データ

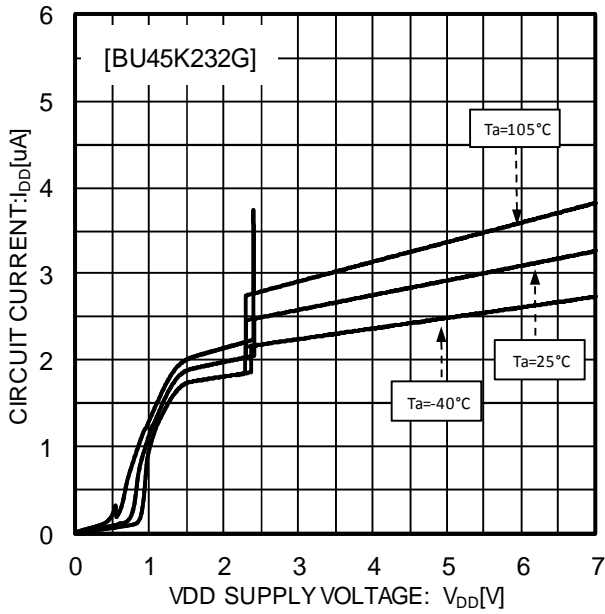


Fig.3 回路電流



Fig.4 "L"出力電流  
VDD=1.2V

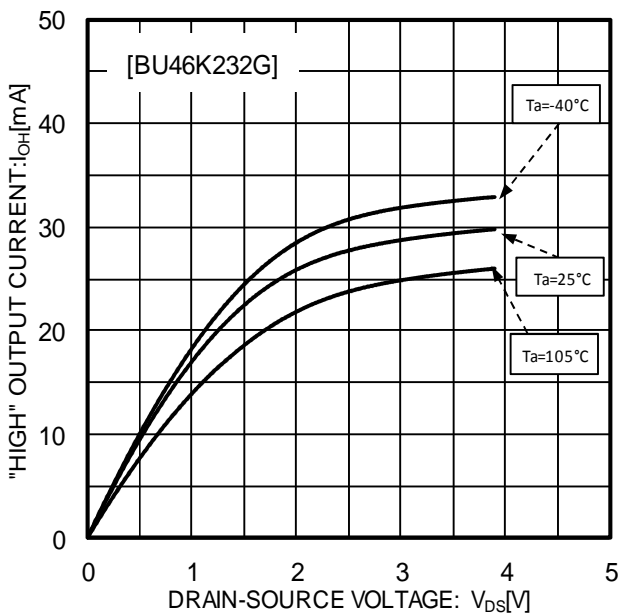


Fig.5 "H"出力電流  
VDD=3.9V

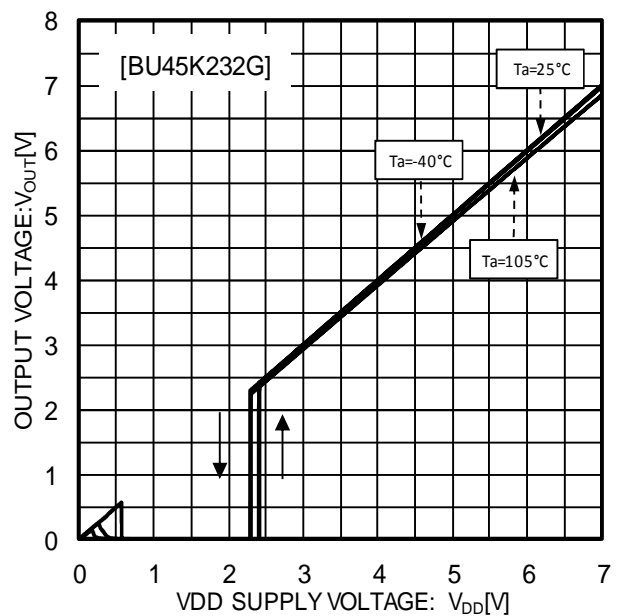


Fig.6 I/O特性

●特性データ - Continued

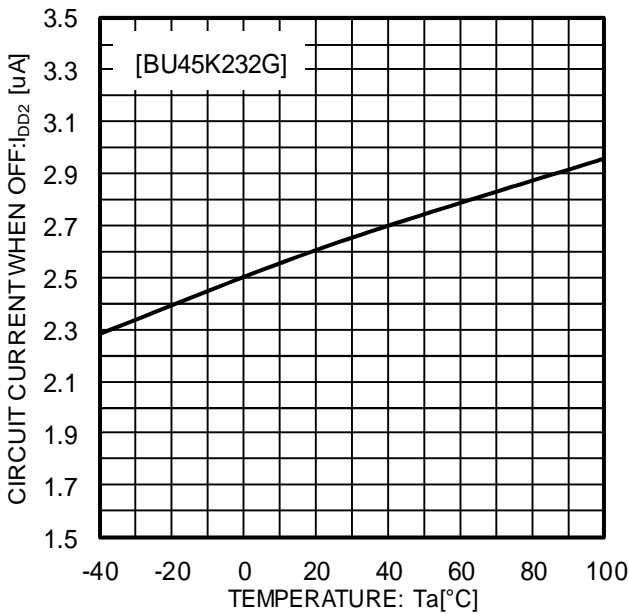
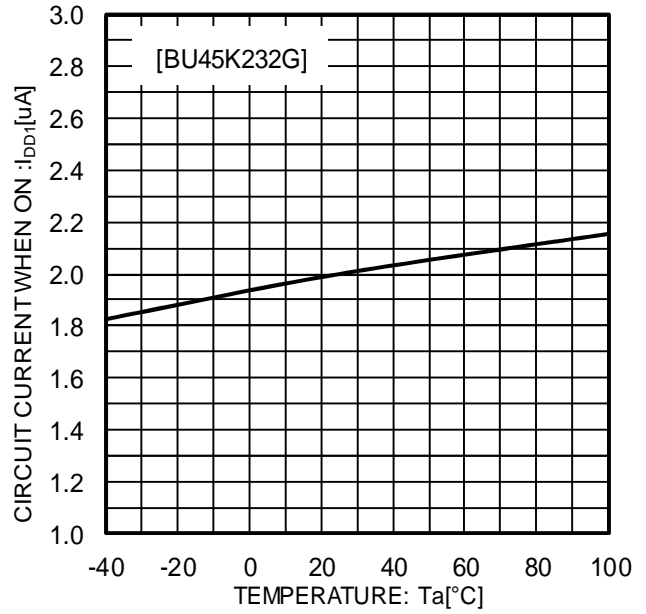
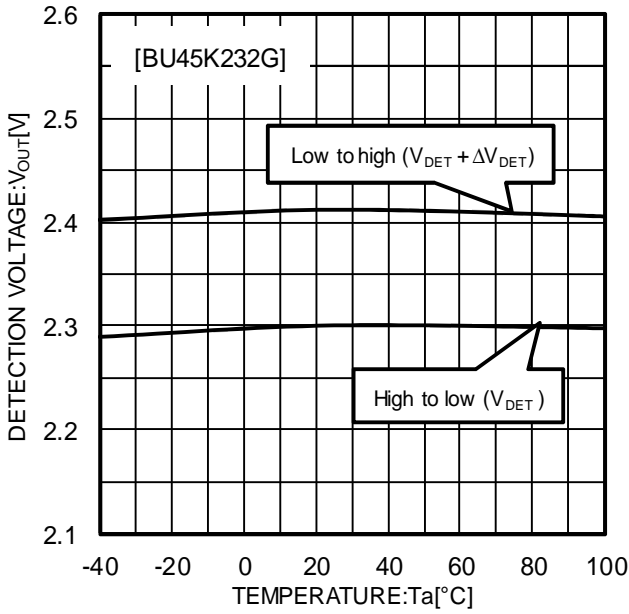


Fig.9 OFF 時回路電流  
(VDD=V<sub>DET</sub>+1V)  
(VDD=3.3V)

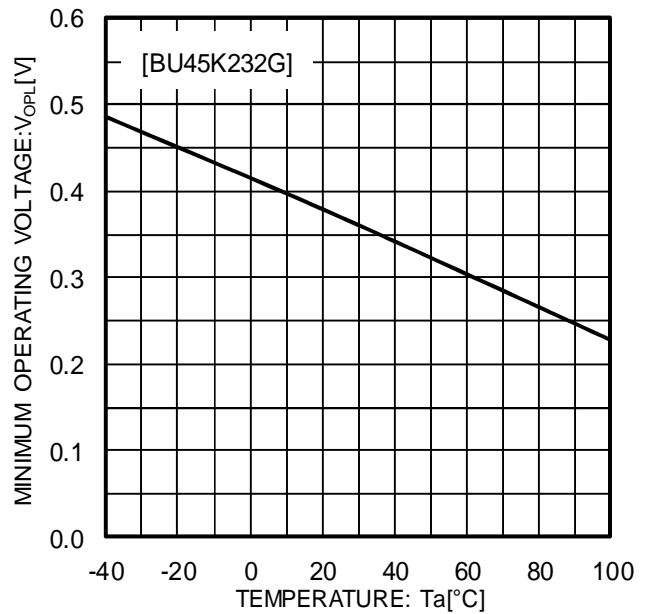


Fig.10 動作限界電圧

●特性データ - Continued

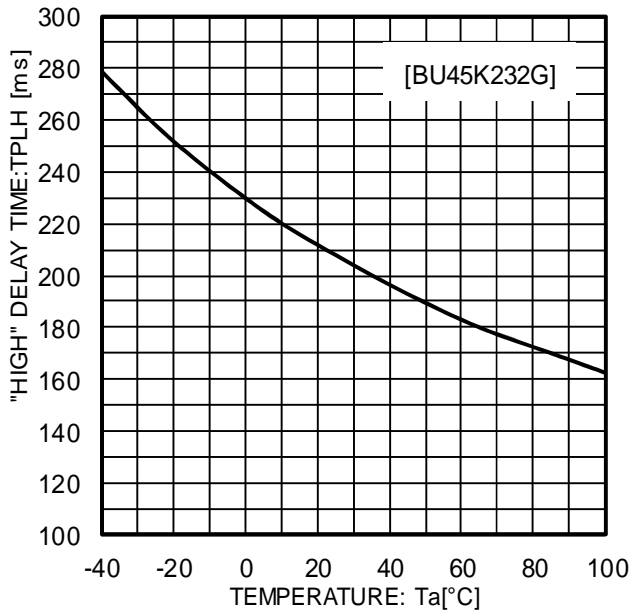


Fig.11 出力遅延時間 “L→H”

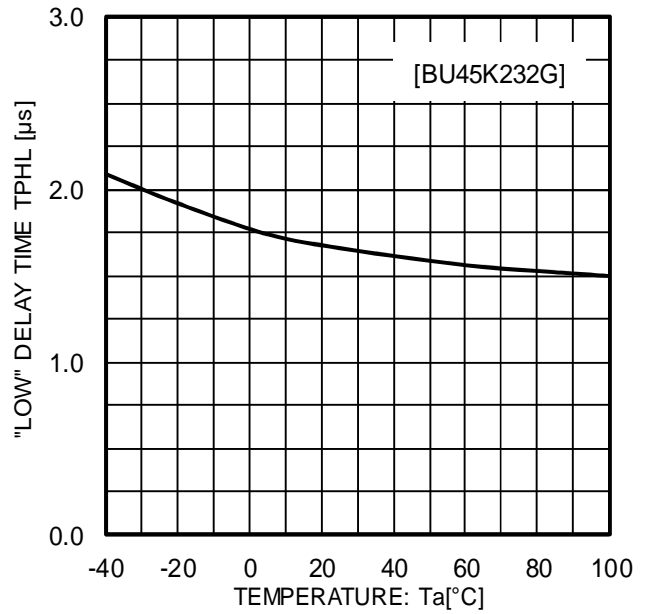


Fig.12 出力遅延時間 “H→L”



●アプリケーションヒント

動作説明

オープンドレインタイプ(Fig.13)と CMOS 出力タイプ(Fig.14)共に、検出電圧及び解除電圧をスレッシュホールド電圧とし、VDD Pin に印加された電圧が各々のスレッシュホールド電圧に達した時、VOUT 端子電圧は “H”→“L” または “L”→“H”に切り替わります。BU45xxxxx シリーズ、BU46xxxxx シリーズは遅延機能付のため、IC 内部で固定された遅延時間 tPLH 後、出力が “L”→“H”に切り替わります。BU45xxxxx シリーズでは出力形式がオープンドレイン方式であるため、プルアップ抵抗を VDD または他の電源との間に接続してください。

(この場合の出力(VOUT)H 電圧は VDD もしくは他の電源電圧になります。)

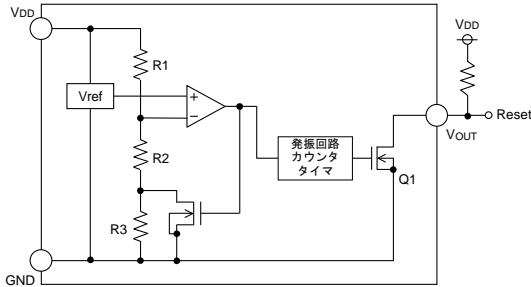


Fig.13(BU45xxxxx タイプ内部ブロック図)

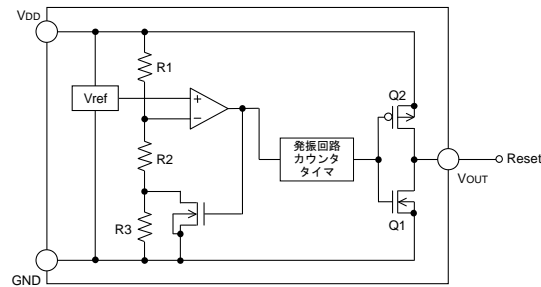


Fig.14(BU46xxxxx タイプ内部ブロック図)

参考データ

出力立ち上がり (tPLH)、立ち下がり (tPHL) 特性例

形名	tPLH[ms]	tPHL[μs]
BU45K232G	208	1.4
BU46K232G	208	1.4

VDD=1.8V→2.8V

VDD=2.8V→1.8V

※このデータは参考データです。

アプリケーションにより変動しますので実際の動作を十分確認のうえ、御使用ください。

タイミング波形

入力電源電圧 VDD を SWEEP UP 及び SWEEP DOWN させた時の入力電圧 VDD、出力電圧 VOUT の関係は以下のようになります。下図の①～⑤について説明します。

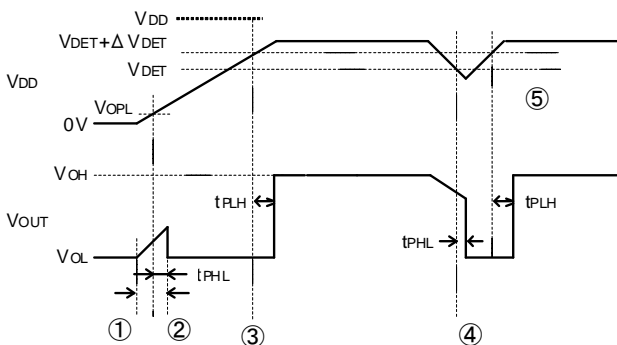


Fig.15 タイミングチャート

- ①電源投入時、VDD が動作限界電圧 (VOPL) を超え tPHL 後までの間出力は不定です。よって tPHL より VDD の立ち上がりスピードが速い場合 RESET 信号が出ない可能性があります。よって、VDD の 0→VDET 間の立ち上がり時間は約 10μs 以上になるようにしてください。
- ②VDD が VOPL 以上でリセット解除電圧 (VDET+ΔVDET) 以下では、出力 (VOUT) は “L” です。
- ③VDD がリセット解除電圧 (VDET+ΔVDET) 以上になると、カウンタタイマが動作し、設定された遅延時間 tPLH 遅れて VOUT が “L” から “H” に切り換わります。
- ④電源立ち下がり時や電源瞬断時において VDD が検出電圧 (VDET) 以下になると遅延時間 tPHL 遅れて VOUT=L になります。
- ⑤検出電圧と解除電圧との電位差をヒステリシス幅 (ΔVDET) といいます。このヒステリシス幅以内の電源変動では出力がばたつかず、ノイズによる誤動作を防止できるよう設計されています。

これらの時間は、アプリケーションにより変動しますので実機での動作を充分確認のうえ、ご使用ください。

● 応用回路例

1. 通常の電源検出リセットとしての応用回路例を以下に示します。

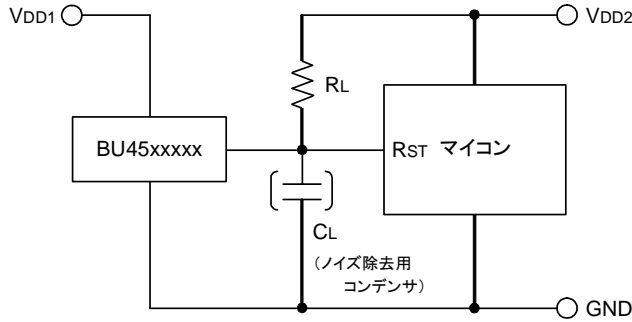


Fig.16 オープンドレイン出力タイプ

BU45xxxxx シリーズ(出力段がオープンドレイン)と BU46xxxxx シリーズ(出力段が CMOS タイプ)では出力端子の形式が異なります。使用方法の一例を次に示します。

①マイコンの電源 VDD2 とリセット検出用電源 VDD1 が異なる場合：

Fig.16 のようにオープンドレイン出力タイプ (BU45xxxxx シリーズ) の出力に負荷抵抗 RL を VDD2 側につけてお使いください。

②マイコンの電源とリセット電源が同一(VDD1)の場合：

CMOS 出力タイプ (BU46xxxxx シリーズ) で

Fig.17 のようにお使いください。

もしくは、オープンドレイン出力タイプ (BU45xxxxx シリーズ) で RL を VDD1 側に接続してもお使いいただけます。

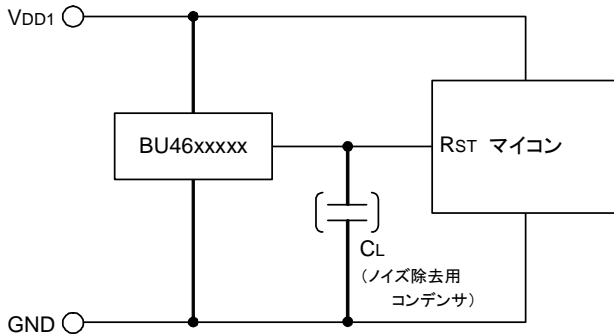


Fig.17 CMOS 出力タイプ

VOUT 端子 (マイコンのリセット信号入力端子) にノイズ除去用コンデンサ CL を接続する場合は、VOUT 端子の立ち上がり時、及び立ち下がり時に VOUT 端子の波形がなまりますので、問題がないか確認のうえ使用してください。

2) 2種類の検出電圧の OR 接続でマイコンをリセットする場合の応用回路例を以下に示します。

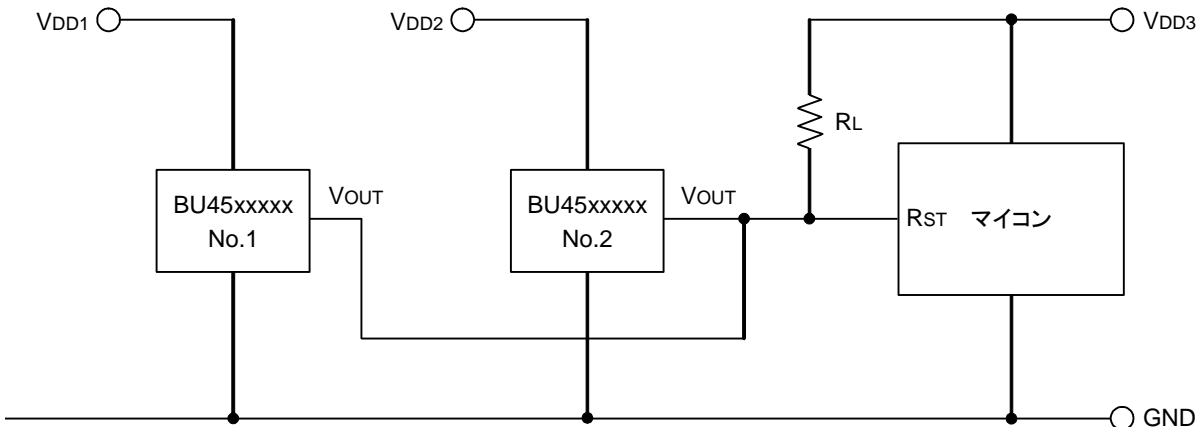


Fig.18

システムの電源が多数あり、それぞれの独立した電源 VDD1, VDD2 を監視してマイコンをリセットする必要がある場合、オープンドレイン出力タイプの BU45xxxxx シリーズを Fig.18 のように OR 接続して任意の電圧 (VDD3) にプルアップすることにより出力 H 電圧をマイコン電源 VDD3 とに合わせたアプリケーションが可能です。

ICの電源入力端子(VDD)に抵抗分割で電圧を入力するアプリケーションにおいて、出力の論理が切り替わる時、瞬時的に貫通電流が流れ、その電流により誤動作(出力発振状態になるなど)をおこす可能性があります。(貫通電流とは、出力段がH←→Lに切り替わる時、瞬時的に電源VDDからGNDに流れる電流です。)

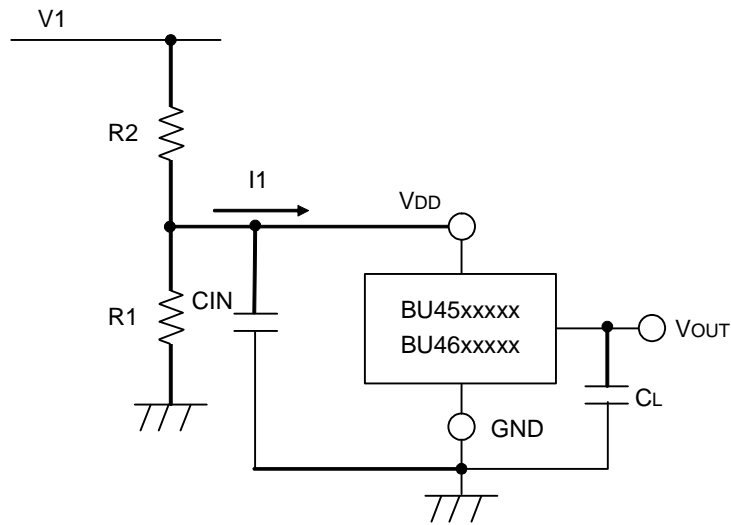


Fig.19

出力がL→Hに切り替わる時の貫通電流により[貫通電流 I1]×[入力抵抗 R2]分の電圧降下が生じ、入力電圧が下がります。入力電圧が下がり、検出電圧を下回ると出力がH→Lに切り替わります。この時、出力Lで貫通電流が流れなくなり、電圧降下分がなくなります。これにより、再び出力L→Hに切り替わりますが、また貫通電流が流れ電圧降下を生じこれらの動作をくり返します。これが発振となります。

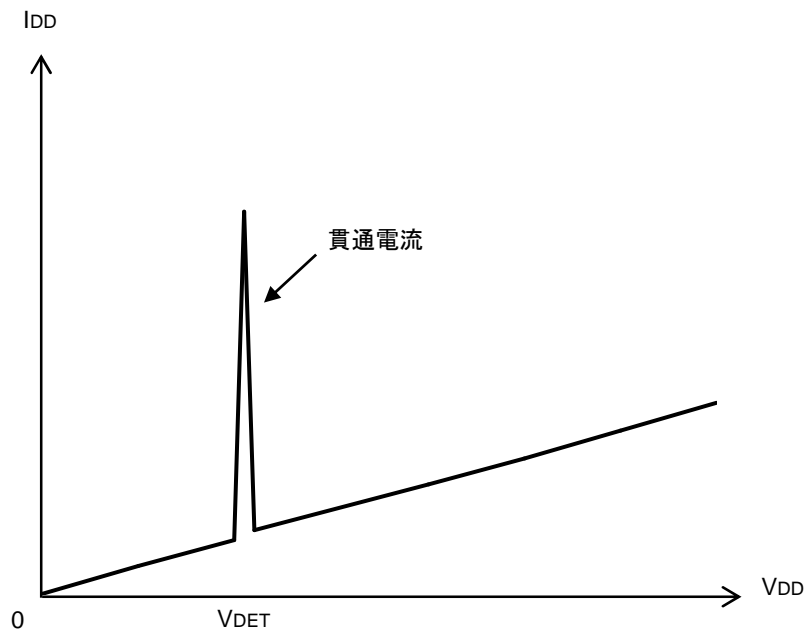


Fig.20 消費電流 対 電源電圧

## ●使用上の注意点

## 1. 電源の逆接続について

電源コネクタの逆接続によりLSIが破壊する恐れがあります。逆接続破壊保護用として外部に電源とLSIの電源端子間にダイオードを入れる等の対策を施してください。

## 2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑制してください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSIのすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬげが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

## 3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

## 4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で1点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

## 5. 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失は、70mm x 70mm x 1.6mm ガラスエポキシ基板実装時、放熱板なし時の値であり、これを超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用する等の対策をして、許容損失を超えないようにしてください。

## 6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることが出来る範囲です。電気特性については各項目の条件下において保証されるものです。推奨動作範囲内であっても電圧、温度特性を示します。

## 7. ラッシュカレントについて

IC内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

## 8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

## 9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、ICにストレスがかかる恐れがあるので、1工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源をOFFにしてから接続し、電源をOFFしてから取り外してください。

## 10. 端子間ショートと誤装着について

プリント基板に取り付ける際、ICの向きや位置ずれに十分注意してください。誤って取り付けた場合、ICが破壊する恐れがあります。また、出力と電源およびグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

## 11. 未使用の入力端子の処理について

CMOSトランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートのpチャネル、nチャネルトランジスタが導通状態となり、不要な電源電流が流れます。また論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

## 12. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

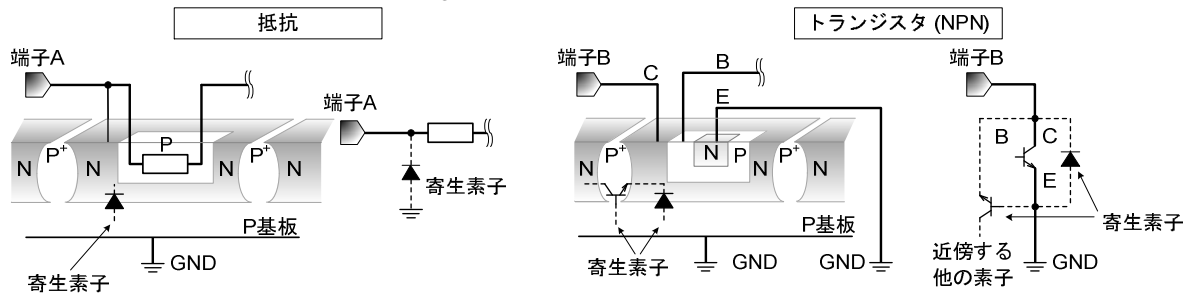
例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A) の時、トランジスタ (NPN) では GND > (端子 B) の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ (NPN) では、GND > (端子 B) の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板) より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

Figure 21. モノリシック IC 構造例



## 13. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮の上定数を決定してください。

## 14. ノイズ除去用バイパスコンデンサについて

IC の安定動作のため、電源端子と GND 間には  $1\mu\text{F}$  以上、出力端子と GND 間には  $1000\text{pF}$  程度のコンデンサを入れることを推奨します。ただし極端に大きなコンデンサを使用しますと、過渡応答速度が遅くなる恐れも考えられますので、十分な確認をお願いします。

15. 電源ラインのインピーダンスが高い状態で使用する場合、検出時の貫通電流により発振する場合があります。

16. 電源ラインのインピーダンスが高い場合は、 $V_{DD}$ -GND 間(できるだけ端子に近い場所)にコンデンサを接続してください。

## 17. 外付け定数について

プルアップ抵抗値は  $50\text{k}\Omega \sim 470\text{k}\Omega$  の範囲を推奨しておりますが、基板のレイアウトなどにより変化しますので、実動作を充分ご確認のうえ、ご使用ください。

18.  $V_{DD}$  が低下し動作範囲電圧以下になると出力は不定となり、出力がプルアップされているとき、出力は  $V_{DD}$  になります。

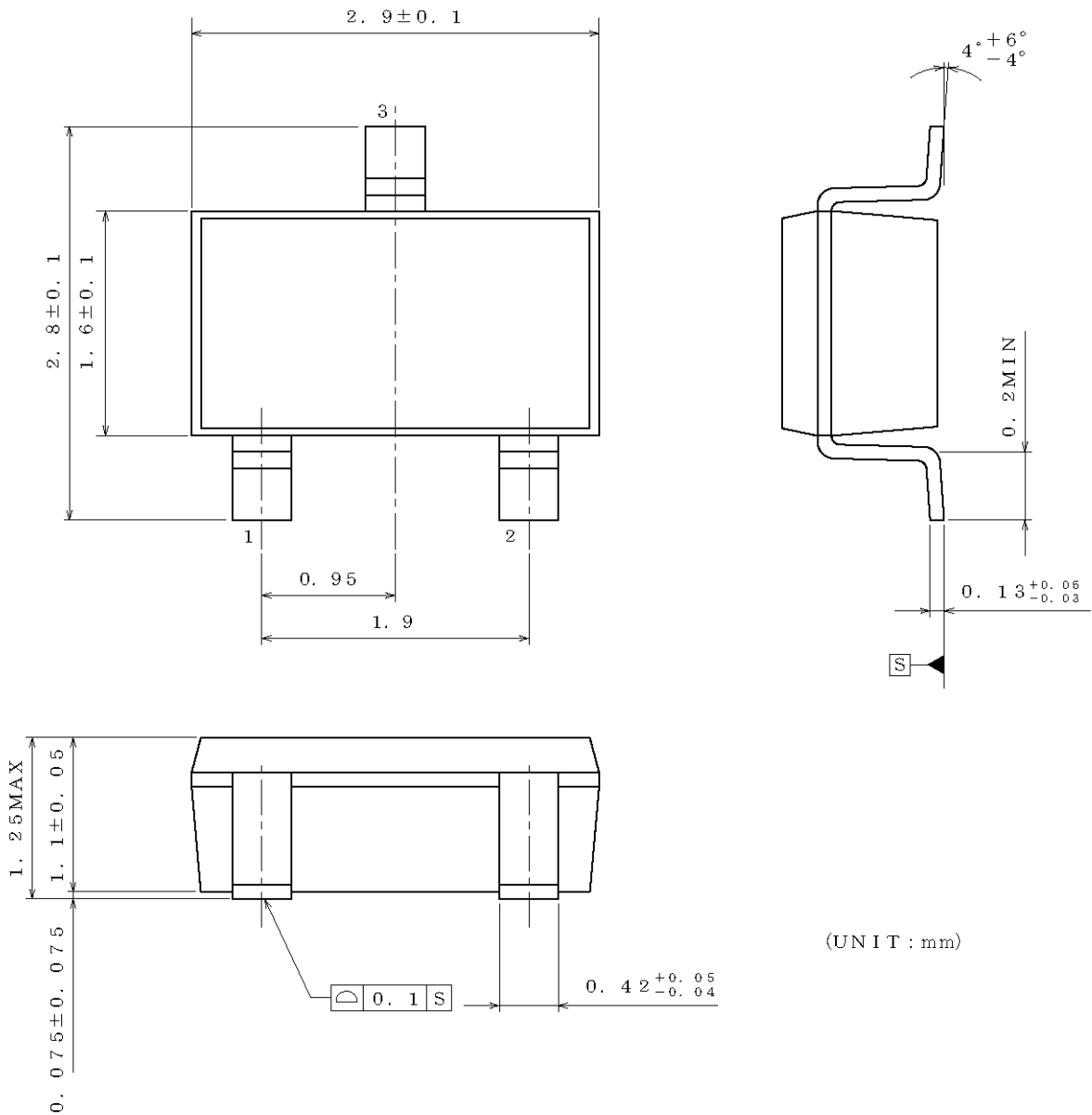
## 19. 電源起動時のリセット動作について

電源起動時のリセット出力については、立ち上がり時間に応じて変化致しますので、充分なご確認をお願いします。

20. 本 IC は、高インピーダンス設計になっているため、使用条件によっては、基板のよごれなどによる予期せぬリーク経路に影響を受ける可能性があります。よって、外付け定数に十分注意してください。例えば、出力-GND 間でリークが想定される場合、プルアップ抵抗値を想定されるリーク経路のインピーダンスの  $1/10$  以下とすることを推奨致します。

外形寸法図と包装・フォーミング仕様

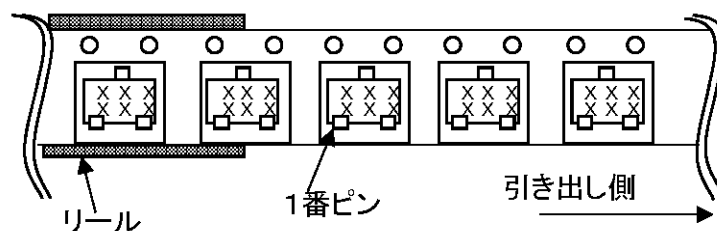
Package Name	SSOP3
--------------	-------



PKG : SSOP3  
Drawing No. EX099-5001

<包装形態、包装数量、包装方向>

包装形態	エンボステーピング
包装数量	3000pcs
包装方向	TL (リールを左手に持ち、右手でテープを引き出したときに、製品の1番ピンが左下にくる方向。)



## ●変更履歴

日付	Revision	変更内容
2014.02.03	004	新規
2014.07.03	005	Fig.5 VDD 条件更新 使用上の注意更新

# ご注意

## ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。従いまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険若しくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。従いまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
  - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実に行うことをお勧め致します）、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
  - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 許容損失(Pd)は周囲温度(Ta)に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、ディレーティングカーブ範囲内であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けはリフローはんだを原則とさせていただきます。なお、フロー方法でのご使用につきましては別途ロームまでお問い合わせください。詳細な実装及び基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。



## **応用回路、外付け回路等に関する注意事項**

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。従いまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## **静電気に対する注意事項**

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施の上、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

## **保管・運搬上の注意事項**

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ①潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ②推奨温度、湿度以外での保管
  - ③直射日光や結露する場所での保管
  - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認した上でご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行った上でご使用ください。

## **製品ラベルに関する注意事項**

本製品に貼付されている製品ラベルにQRコードが印字されていますが、QRコードはロームの社内管理のみを目的としたものです。

## **製品廃棄上の注意事項**

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## **外国為替及び外国貿易法に関する注意事項**

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

## **知的財産権に関する注意事項**

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。従いまして、上記第三者の知的財産権侵害の責任、及び本製品の使用により発生するその他の責任に関し、ロームは一切その責任を負いません。
2. ロームは、本製品又は本資料に記載された情報について、ローム若しくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。

## **その他の注意事項**

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社若しくは第三者の商標又は登録商標です。

**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。